

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-234688

(43) 公開日 平成11年(1999) 8月27日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 N 9/07

H 0 4 N 9/07

A

H 0 1 L 27/148

5/335

Z

H 0 4 N 5/335

H 0 1 L 27/14

B

審査請求 未請求 請求項の数 7 O L (全 21 頁)

(21) 出願番号

特願平10-38152

(22) 出願日

平成10年(1998) 2月18日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6丁目 7番35号

(72) 発明者 飯塚 哲也

東京都品川区北品川 6丁目 7番35号 ソニ

ー株式会社内

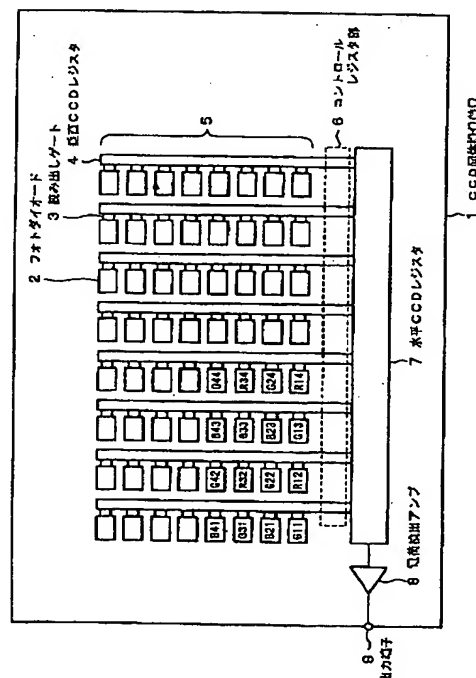
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 固体撮像装置の駆動方法及び固体撮像素子、並びにカメラ

(57) 【要約】

【課題】 水平方向及び垂直方向のサンプル数を削減することにより、高速な動作ができ、かつ従来からなる信号処理におけるアルゴリズムを適用することができる固体撮像装置の駆動方法及び固体撮像素子、並びにカメラを提供する。

【解決手段】 固体撮像装置 1 の 3 以上の奇数画素を 1 ブロックとして、所定の画素の信号電荷を間引いて転送レジスタ 4、7 に転送し、1 ブロックの中心の画素に画素重心（画素中心）が一致するように転送レジスタ 4、7 内で信号電荷を加算して混合電荷を転送する。また、垂直レジスタ 4 の水平レジスタ 7 側の一部に、この垂直レジスタ 1 列当たり 3 つの転送電極 CR 1、CR 2、CR 3 が設けられ、これら 3 つの転送電極 CR 1、CR 2、CR 3 が、それぞれ異なる 3 層のゲート電極層の内の 1 層から形成され、かつ垂直レジスタ 4 の 3 列周期で配置された固体撮像素子を構成する。そして、1 ブロックの画素の所定の画素の信号電荷を加算した混合電荷を出力するモードと、通常の撮像モードとの切り替えモードを有するカメラを構成する。



に示すような、垂直方向・水平方向共に2画素周期の配列で、各周期の中で緑Gが市松状に斜めに並んで配置され、残りに青Bと赤Rが配置された、いわゆるベイヤー配列の色フィルタを用いている。図22中の記号はフィルタの色(赤R、緑G、青B)を、数字は画素の行と列の座標(m行目n列目の場合mn)をそれぞれ示す。

【0006】図21中、○印は加算された信号の重心位置を示し、○印の中の文字は対応する色(赤R、緑G、青B)を、また○印の外に示した記号は加算された成分の図22における座標位置を示している。

【0007】まず、1行目に対応する信号G11、R12、G13、R14、・・・と3行目に対応する信号G31、R32、G33、R34、・・・は、固体撮像素子内部で加算され、カラーフィルタの2行目に重心を有する信号( $G11+G31$ 、 $R12+R32$ 、 $G13+G33$ 、 $R14+R34$ 、・・・)となる。また、2行目に対応する信号B21、G22、B23、G24、・・・及び4行目に対応する信号B41、G42、B43、G44、・・・は、撮像素子内部で加算され、カラーフィルタの3行目に重心を有する信号( $B21+B41$ 、 $G22+G42$ 、 $B23+B43$ 、 $G24+G44$ 、・・・)となる。

【0008】この方法により、垂直方向4画素の信号電荷を2つの信号とするので、垂直方向のラインを1/2にし、1フレームのデータ数を削減することができる。

【0009】しかしながら、上述の駆動方法では、垂直方向のラインを1/2にし、1フレームのデータ数を削減したが、正方形画素では水平方向と垂直方向の解像のバランスが悪くなる。

【0010】即ち、図21には図示しないが、5行目に対応する信号が7行目に対応する信号と加算されて、6行目に重心を有する信号となるので、同色の1行目に対応する信号と3行目に対応する信号とが加算され2行目に重心を有する信号とは4画素離れた位置にある。従って、例えば同色同士の間隔が水平方向では2画素間隔であるのに対し、垂直方向は4画素間隔になり、水平方向より垂直方向の解像度が低くなる。

【0011】また、この方法でさらに1フレームのデータ数を低減をして行く場合、さらに水平方向と垂直方向の解像のバランスが悪くなる。例えば15フレーム/秒の130万画素CCDを60フレーム/秒で動作させる場合、垂直方向の解像度が1/4となってしまう。

【0012】

【発明が解決しようとする課題】上述の問題を解決するため、さらに水平方向のデータ数を削減する必要があったため、本発明者は、上述の垂直方向のデータ数削減方法を応用し、水平方向のデータ数を削減する固体撮像装置の駆動方法を提案した。

【0013】図23は、この垂直方向のデータ数の削減に加えて水平方向のデータ数を削減する場合の固体撮像

装置の信号転送の概念図である。色フィルタの配列は図22と同じである。図23中、○印は加算された信号の重心位置を示し、○印の中の文字は対応する色を、また○印の外に示した記号は加算された成分の図22における座標位置を示している。

【0014】左下部に位置する緑Gの4つの画素G11、G13、G31、G33に対応する信号は、固体撮像素子内部で加算され、G22の位置に重心を有する1つの信号となる。また、同様に青Bの4つの画素B21、B23、B41、B43に対応する信号はR32の位置に重心を有する1つの信号に、赤Rの4つの画素R12、R14、R32、R34に対応する信号はB23の位置に重心を有する1つの信号に、また緑Gの4つの画素G22、G24、G42、G44に対応する信号はG33の位置に重心を有する1つの信号となる。

【0015】この方法により、2×2周期の色フィルタを使用した場合でも、サンプル数をCCD固体撮像素子内部で1/4に低減し、かつ水平方向と垂直方向の対称性の問題も解決することができた。

【0016】ところで、通常の出力量とサンプル数を低減した出力方法とを、必要に応じて切り替え得る固体撮像装置を構成する場合には、できるだけ信号処理におけるアルゴリズムを2つの出力方法で同一のアルゴリズムとするのが好ましい。また、サンプル数が同一のときには、サンプル点の空間的距離関係が均一の方が解像度を高くでき、また従来からある信号処理方法を適用できることから信号処理が簡単になる利点があるので好ましい。

【0017】前述の図23に示した固体撮像装置では、G11、G13、G31、G33の加算信号のサンプリング重心(G22の位置)とR12、R14、R32、R34の加算信号のサンプリング重心(B23の位置)は1画素分離れているが、R12、R14、R32、R24の加算信号のサンプリング重心(B23の位置)とG15、G17、G35、G37の加算信号のサンプリング重心(G26の位置)とは3画素分離れている。即ち、CCD固体撮像装置からの出力信号から元の色フィルタ配列の順序と同一の順序の信号を取り出すことはできるが、並列の空間的距離関係においては元の色フィルタの持つ対称性が損なわれていた。

【0018】従って、サンプリングポイントの配列の空間的距離関係が均一でないので、従来からある信号処理におけるアルゴリズムを適用することが困難であった。

【0019】上述した問題の解決のために、本発明においては、水平方向及び垂直方向のサンプル数を削減することにより、高速な動作ができ、かつ従来からなる信号処理におけるアルゴリズムを適用することができる固体撮像装置の駆動方法及び固体撮像素子、並びにカメラを提供するものである。

【0020】

法である。

【0033】本発明は、受光蓄積部と垂直レジスタ（インターライントランスファ型又はフレームインターライントランスファ型）もしくは受光機能を有する垂直レジスタ（フレームトランスファ型）を画素に設け、水平レジスタを有する2次元配列の画素から成る固体撮像素子が構成された固体撮像装置において、水平方向3画素を1ブロックとし、各ブロックの中央を除く2画素の信号電荷を固体撮像素子内で加算し、ブロックの中央の1画素の信号電荷を、隣接するブロックの中央の1画素の信号電荷と固体撮像素子内で加算する固体撮像装置の駆動方法である。

【0034】本発明は、受光蓄積部と垂直レジスタもしくは受光機能を有する垂直レジスタを画素に設け、水平レジスタを有する2次元配列の固体撮像素子において、垂直レジスタの水平レジスタ側の一部に、垂直レジスタ1列当たり3つの転送電極が設けられ、3つの転送電極が、それぞれ相異なる3層のゲート電極層の内の1層のゲート電極層から形成され、3つの転送電極が、垂直レジスタの3列周期で配置された固体撮像素子である。

【0035】また本発明は、上記固体撮像素子において、3つの転送電極の内、水平レジスタに隣接した転送電極は、相異なる3層の内の2層のゲート電極層から構成され、水平レジスタと反対側の転送電極は、相異なる3層の内の水平レジスタに隣接した転送電極には使われない層のゲート電極を含む2層のゲート電極層から構成されている構成とする。

【0036】本発明は、2次元配列の画素から成る固体撮像素子が構成された固体撮像装置において、水平方向3画素を1ブロックとし、ブロックの中央の1画素の信号電荷と、隣接するブロックの中央の1画素の信号電荷とを固体撮像素子内で加算して得た混合電荷を該固体撮像素子の外部で取り除き、各ブロックの中央を除く2画素の信号電荷を撮像素子内で加算して得た混合電荷を有効な信号出力として用いるモードと、通常の撮像モードとの切り替えモードを有して構成されたカメラである。

【0037】本発明は、受光蓄積部と垂直レジスタもしくは受光機能を有する垂直レジスタを画素に設け、水平レジスタを有する2次元配列の画素から成る固体撮像素子が構成された固体撮像装置において、水平方向3画素及び垂直方向3画素の合計9画素を1ブロックとし、各ブロックの中央の行の3画素を除く6画素の信号電荷を受光蓄積部から垂直レジスタへ転送し、垂直レジスタへ転送した各ブロックの上記6画素の信号のうち、中央列の2画素を除く4画素の信号電荷を撮像素子内で加算し、ブロックの中央列の2画素の信号電荷と、隣接するブロックの中央列の2画素の信号電荷の合計4画素の信号電荷を撮像素子内で加算する固体撮像装置の駆動方法である。

【0038】本発明は、2次元配列の画素から成る固体

撮像素子が構成された固体撮像装置において、水平方向3画素及び垂直方向3画素の合計9画素を1ブロックとし、各ブロックの中央列の中央行を除く2画素の信号電荷と隣接するブロックの中央列の2画素の信号電荷との計4画素の信号電荷を固体撮像素子内で加算して得た混合信号を固体撮像素子の外部で取り除き、各ブロックの4隅の4画素の信号電荷を固体撮像素子内で加算した混合電荷を有効な信号出力として用いるモードと、通常の撮像モードとの切り替えモードを有して構成されたカメラである。

【0039】図1は本発明の実施の形態として本発明に係るカラーCCD固体撮像装置の概略構成を示す平面図である。

【0040】このカラーCCD固体撮像装置1では、各画素はフォトダイオード2と垂直CCDレジスタ4及び、これらの間を制御する読み出しゲート3が配されており、画素全体で撮像領域5を形成する。撮像領域5と水平CCDレジスタ7の間、垂直CCDレジスタの延長部にはコントロールレジスタ部6があり、これは図示しないが遮光されて、垂直CCDレジスタ4と水平CCDレジスタ7の間の転送を受け持っている。このカラーCCD固体撮像装置1はインターライントランスファ型のCCD固体撮像装置であり、全てのフォトダイオード2の電荷を同時に垂直CCDレジスタ4に転送し、かつ各電荷が垂直CCDレジスタ4で混合させずに各々独立した垂直CCDレジスタ4のパケットで垂直転送することが可能である、いわゆる全画素読み出しCCD撮像装置である。

【0041】尚、垂直CCDレジスタ4の延長領域を拡大して、フレームインターライントランスファ型のCCD固体撮像装置とすることもできる。

【0042】そして、各画素の上には、色フィルタが設けられ、これを介してそれぞれ赤R、緑G、青Bの3色の光信号を得て、カラーCCD固体撮像装置1が構成されている。色フィルタは、緑、赤、青の3色を図2に示す配置に構成する。即ち緑Gのフィルタを市松状に配置し、残りの部分の1行置きかつ1列置きに赤R及び青Bのフィルタを配置している。

【0043】この色フィルタに対応して、各画素を図1に一部示すように色フィルタの色R、G、Bと行列を添字としてG11、R12、G13のように表す。

【0044】次に本実施の形態のCCD固体撮像装置における動作の実施の形態を順を追って説明する。

【0045】1. 水平方向の加算動作  
この動作の実施の形態では、図1の2次元カラーCCD撮像装置1の水平方向3画素を1ブロックとする。そして、後述するように、各ブロックの中央を除く2画素の信号電荷を撮像素子内で加算し、水平方向の信号電荷のサンプル数を水平方向の画素数の1/2にする。

【0046】図3に水平方向3画素を各ブロックに分け

電極層であることを示している。第1層、第2層、第3層のゲート電極層の上下関係は任意で、互いに異なるゲート電極層であればよい。

【0065】このようにゲート電極層を配置することにより、次のような利点がある。まず、垂直CCDレジスタ4に隣接するコントロールレジスタ部6の転送電極を2種のゲート電極層（第1層及び第3層）で形成することができる。また、同様に最も水平CCDレジスタ7側のコントロールレジスタ部6の転送電極を2種のゲート電極層（第2層及び第3層）で形成することができる。

【0066】これにより、コントロールレジスタ部6に接する垂直CCDレジスタ4及び水平CCDレジスタ7の転送電極に残りのゲート電極層（図5の場合では、それぞれ垂直CCDレジスタ4に第2層のゲート電極層、水平CCDレジスタ7に第1層のゲート電極層）を使用することができ、垂直CCDレジスタ4及びコントロールレジスタ部6、水平CCDレジスタ7に用いるゲート電極層を合計3種類で済ませることができる。

【0067】仮に、コントロールレジスタ部6の垂直CCDレジスタ4に隣接する転送電極や最も水平CCDレジスタ7側の転送電極を3種のゲート電極層（第1層、第2層及び第3層）から形成してしまうと、コントロールレジスタ部6に接する垂直CCDレジスタ4及び水平CCDレジスタ7の転送電極にさらに他のゲート電極層（第4層）を用いる必要が生じ、垂直CCDレジスタ4及びコントロールレジスタ部6、水平CCDレジスタ7に用いるゲート電極層が合計4種類以上になってしまう。

【0068】垂直CCDレジスタ4の各転送電極V1、V2、V3には、それぞれ駆動パルス $\phi V1$ 、 $\phi V2$ 、 $\phi V3$ が印加され、コントロールレジスタ部6の各転送電極CR1、CR2、CR3には、それぞれ駆動パルス $\phi CR1$ 、 $\phi CR2$ 、 $\phi CR3$ が印加される。またコントロールレジスタ部6と水平CCDレジスタ7との間には、固定電圧VDC（或いは固定電圧の代わりにパルス状電圧であってもよい）が印加される第1層のゲート電極により形成された電極があり、コントロールレジスタ部6の最終行のストレージ電極（蓄積部）に電荷を溜めることができるようにして、水平CCDレジスタ7への転送をコントロールレジスタ部6で制御可能にしている。

【0069】次に上述のカラーCCD固体撮像装置1の構成における動作について説明する。

【0070】各転送電極に印加する駆動パルス $\phi V1$ 、 $\phi V2$ 、 $\phi V3$ 、 $\phi CR1$ 、 $\phi CR2$ 、 $\phi CR3$ 及び水平CCDレジスタ7の駆動パルスについてのタイミングチャートを図7に示す。尚、駆動パルスのタイミングは、垂直CCDレジスタ4の駆動パルスとコントロールレジスタ部6の駆動パルスの組み合わせ方によりこの他にも多数のバリエーションがある。

【0071】また、図8～図10にコントロールレジスタでの基本的な電荷の転送制御をポテンシャル図面で示す。図中に示した○印は電荷を表し、○の中の数字は行と列を示す。この図8～図10は、図7の1列目から3列目の1ブロックのポテンシャルを示している。コントロールレジスタ部6の各転送電極CR1、CR2、CR3は、それぞれ蓄積部（CR1s、CR2s、CR3s）とバリア部（CR1t、CR2t、CR3t）を有し、図中に示した番号1～3は図7の $\phi CR1 \sim \phi CR3$ に対応する。また、図7中（1）、（2）、（3）、・・・で示した時刻と、図8～図10の各ポテンシャル図面に添付した（1）、（2）、（3）、・・・とは対応している。

【0072】まず、（1）の時刻では、コントロールレジスタ部6の転送電極CR1、CR2、CR3が全て高レベルの状態にあり、このとき、図8Aに示すように、垂直CCDレジスタ4からコントロールレジスタ部6の最初の行の転送電極へ信号電荷が転送される。尚、図8～図10では各転送電極のポテンシャルが高レベルの状態Hか低レベルの状態Lかを、例えば（ $\phi CR1$ 、 $\phi CR2$ 、 $\phi CR3$ ）=（H、H、H）のように示す。

【0073】その後、（2）の時刻では、 $\phi CR1$ を低レベルLにして、（H、H、H）から（L、H、H）へ遷移させることにより、図8Bに示すように、1列目と3列目の信号電荷がコントロールレジスタ部6の2番目の行へ転送される。2列目の信号電荷はそのままである。

【0074】さらに、（3）の時刻では、 $\phi CR1$ を高レベルHに戻し $\phi CR3$ を低レベルLにして、（L、H、H）から（H、H、L）へと遷移させることにより、図8Cに示すように、2列目と3列目の信号電荷がコントロールレジスタ部6の次の行へ転送される。これにより、1列目及び2列目の信号電荷が2番目の行、3列目の信号電荷が3番目の行にある。

【0075】本実施の形態では、この（1）～（3）の時刻の動作の後2つの動作状態がある。まず第1の動作状態は、時刻（3）の状態から（4A）、（5A）の状態を経て（6A）の状態に至る動作である。

【0076】時刻（4A）では、 $\phi CR3$ を高レベルHに戻し $\phi CR2$ を低レベルLにして（H、H、L）から（H、L、H）に遷移させることにより、図9Dに示すように、3列目の信号電荷が水平CCDレジスタ7へ転送される。

【0077】次に時刻（5A）では、 $\phi CR2$ を高レベルHに戻し $\phi CR1$ を低レベルLにして（H、L、H）から（L、H、H）に遷移させることにより、図9Eに示すように、2列目の信号電荷をコントロールレジスタ部6の2番目の行から3番目の行へ転送させる。また、図7に示すように、この時刻（5A）において、水平CCDレジスタ7の駆動パルスを2回印加して3列目の信

6、・・・が水平CCDレジスタ7内で加算される。そして、このとき色フィルタの水平方向の周期が2画素繰り返しのため、必ず同色の信号電荷同士が加算される。

【0092】図11Dの状態から、垂直CCDレジスタ4により信号電荷を転送し、コントロールレジスタ部6へ2行目の信号電荷B21、G22、B23、・・・が転送された直後の状態T5を示したのが、図12Eである。この図12Eに示す状態T5は図7のタイミングチャートの2回目の時刻(1)の状態に対応する。

【0093】先に図7の時刻(1)の状態から図7の時刻(5B)の状態、即ち図10Hに示す時刻(5B-1)の状態及び図10Iに示す(5B-2)の状態へ遷移可能なことを説明した。このうち、図10Hに示す時刻(5B-1)の状態に対応するのが図12Fに示す状態T6である。この図12Fに示す状態T6では、コントロールレジスタ部6の第2列目の信号電荷G22、B25、・・・及び第3列目の信号電荷B23、G26、・・・は水平CCDレジスタ7に転送され、第1列目の信号電荷B21、G24、・・・のみがコントロールレジスタ部6内にとどまり待機状態にある。

【0094】このとき、既に水平CCDレジスタ7に転送されていた第1行2列目の信号電荷R12、G15、・・・と新たに水平CCDレジスタ7に転送されてきた第2行2列目の信号電荷G22、B25、・・・は異なる色同士で加算されるが、これらは長方形で囲んだ使用しない信号であるため異なった色の混合が発生しても問題はない。

【0095】図12Fの状態T6から水平CCDレジスタ7を2回転送した状態T7が図12Gである。この図12Gに示す状態T7は、図10Iに示した時刻(5B-1)の状態に対応する。これにより、まだ1行目の信号電荷と2行目の信号電荷との加算が行われてない3列目の信号電荷B23、G26、・・・が1列目に転送される。

【0096】図12Gの状態T7からコントロールレジスタ部6内に待機した第2行1列目の電荷B21、G24、・・・を水平CCDレジスタ7に転送した状態T8が図12Hである。この図12Hの状態T8は、図10Jに示した時刻(6B)の状態に対応する。この状態T8では、ブロック内の1列目の電荷B21、G24、・・・及び3列目の電荷B23、G26、・・・が水平CCDレジスタ7内で加算され、このとき、色フィルタの水平方向の周期が2画素繰り返しのため、必ず同色の信号電荷同士が加算される。

【0097】以上で所望の動作が得られた。この結果、図4に示したように、各ブロックの中心を重心にした信号が得られ、またその色配列は元の色フィルタの配列と同一となるため、通常動作での信号処理と同一のアルゴリズムが使用できる。

【0098】補足として、図11Bの状態T2から水平

CCDレジスタ7を転送せずに、コントロールレジスタ部6内に待機した信号電荷(図11Bでは各ブロックの1列目及び2列目の信号電荷)を全て水平CCDレジスタ7へ転送してから、水平CCDレジスタ7による転送を行うことにより、各行の信号電荷を混ぜ合わすことなくCCD固体撮像素子より出力することもできる。

【0099】従って、各画素を混合せずに出力する動作と、上述の信号電荷の加算を行う動作とをタイミングで切り替えることができる。

【0100】上述の実施の形態によれば、色フィルタが水平方向に2画素周期であり、水平方向3画素のブロックに分割して信号を処理するため、各ブロックの両端の画素は常に同一色であるので、混合しても異なった色の混合が発生せず、ブロック内の水平方向に2画素離れた信号電荷同士を加算混合することによりサンプル数を1/3に削減することができる。

#### 【0101】2. 水平垂直方向の加算動作

次に、図1のカラーCCD固体撮像装置1の動作の他の実施の形態として、図1のカラーCCD固体撮像装置1に対して水平方向及び垂直方向に共に信号電荷の加算を行う場合を次に示す。

【0102】この動作の実施の形態では、図1の2次元カラーCCD撮像装置1の水平方向垂直方向各3画素の合計9画素を1ブロックとする。そして、後述するように、各ブロックの4隅の信号電荷を撮像素子内で加算し、垂直方向の信号電荷のサンプル数を垂直方向の画素数の1/3にする。

【0103】図13に水平方向及び垂直方向3画素の合計9画素を各ブロックに分けた状態を示す。尚、図13において、○印で囲まれた画素のフォトダイオードの電荷は加算されかつ信号として使用される電荷を表し、斜線を付した画素のフォトダイオードの電荷は、加算されるが信号として使用されない電荷を表している。また×印を付した画素のフォトダイオードの電荷は、フォトダイオードから垂直CCDレジスタへの転送を行わず、フォトダイオードからドレインへ排出する電荷を表している。

【0104】まず、各ブロックの中央行の3画素を除く6画素の信号電荷をフォトダイオード2から垂直CCDレジスタ4へ転送する(読み出し)。

【0105】図13中1行目～3行目の画素に対応するブロックでは、左の1列目～3列目のブロックからは信号電荷G11、R12、G13及びG31、R32、G33が垂直CCDレジスタ4へ転送され、右の4列目～6列目のブロックからは信号電荷R14、G15、R16及びR34、G35、R36が垂直CCDレジスタ4へ転送される。また、4行目～6行目の画素に対応するブロックでも同様に、信号電荷B41、G42、B43及びB61、G62、B63と信号電荷G44、B45、G46及びG64、B65、G66が垂直CCDレ

【0124】そして、図15中に示した3画素周期のブロックにおいて、各ブロックの垂直方向で両端行の画素のフレームトランスファゲートに $\phi V3a$ を印加し、各ブロックの中央行の画素のフレームトランスファゲートに $\phi V3b$ を印加するように構成することにより、下記の2種類の動作が可能となる。

【0125】(1) 第1の動作(通常の動作)

第1の動作は、通常の動作で、 $\phi V3a$ と $\phi V3b$ の両方に読み出し用の駆動パルスを印加することにより、全てのフォトダイオード2に蓄積された信号電荷を、垂直CCDレジスタ4に転送する動作である。

【0126】(2) 第2の動作(加算動作)

第2の動作は、加算動作で、 $\phi V3a$ のみに読み出し用の駆動パルスを印加することにより、 $\phi V3a$ に対応する画素、即ちブロックの両端行の画素の信号電荷をフォトダイオード2から垂直CCDレジスタ4に転送する。一方、 $\phi V3b$ には駆動パルスを印加せず、 $\phi V3b$ に対応する画素、即ちブロックの中央行の画素の電荷は転送せずにフォトダイオード2に蓄積したままにしておく。

【0127】上述の第2の動作により、図15中の第1列で示すと、 $G11$ 、 $G31$ 、 $B41$ 、 $B61$ 、...の信号電荷は垂直CCDレジスタ4に転送され、一方 $B21$ 、 $G51$ 、 $B81$ 、...の信号電荷は垂直CCDレジスタ4には転送されない。このときの第1列と第2列の一部の信号電荷の状態を図16に示す。即ち、各ブロックの中央行の画素の信号電荷が間引かれて、残りの画素の信号電荷が転送される。

【0128】尚、垂直CCDレジスタ4に転送されない $B21$ 、 $G51$ 、 $B81$ 、...の信号電荷の処理は、基板排出口の電子シャッタ機能等により、フォトダイオード2からドレイン(図示せず)に排出するのが望ましい。

【0129】この図16の段階で、 $G11$ と $G31$ 、 $B41$ と $B61$ 、...の組み合わせで信号電荷を加算することは容易に行うことができる。この信号電荷の加算は、フォトダイオード2から垂直CCDレジスタ4へ転送した直後に行っても良いし、垂直CCDレジスタ4から水平CCDレジスタ7へ転送する段階で行っても良いし、或いはコントロールレジスタ部6へ転送される段階で加算しても良い。

【0130】2H. 水平方向の加算

次に水平方向の加算について説明する。基本的な構成及び動作は、前述の水平方向の加算動作を行う実施の形態と同様にして行う。

【0131】即ち、例えば前述の水平方向の加算動作の実施の形態と同様に、垂直CCDレジスタ4と水平CCDレジスタ7の間に、3層のゲート電極層からなる転送電極CR1、CR2、CR3を有するコントロールレジスタ部6を配置して、これを動作させることにより、水

平方方向の加算を行うことができる。

【0132】例えば垂直方向の信号電荷の加算を垂直CCDレジスタ4で行う場合には、図16の状態から垂直方向の信号電荷の加算が行われる。例えば1行目~3行目の画素に対応するブロックの信号電荷は、垂直方向に加算され信号電荷 $G11+G31$ 、 $R12+R32$ 、 $G13+G33$ 、 $R14+R34$ 、 $G15+G35$ 、 $R16+R36$ が得られる。

【0133】そして、この後これらの加算された信号電荷に対して、前述の水平方向の加算動作と同様の駆動を行うことにより、図17~図18に図11~図12に示したと同様の転送の状態を示すように信号電荷の水平方向の加算及び水平転送を行うことができる。まず図17Aに示すように、1行目~3行目の画素に対応するブロックの信号電荷が垂直方向に加算された信号電荷 $G11+G31$ 、 $R12+R32$ 、 $G13+G33$ 、 $R14+R34$ 、 $G15+G35$ 、 $R16+R36$ が、コントロールレジスタ部6に転送される。

【0134】その後、コントロールレジスタ部6内での転送を行うことにより、図17Bに示すように、各ブロックの3列の内の1列、例えば3列目の信号電荷 $G13+G33$ 、 $R16+R36$ が水平CCDレジスタ7に転送され、残りの列例えば1列目と2列目の信号電荷は待機状態になる。

【0135】次に、水平CCDレジスタ7を駆動し水平方向2列分駆動させ、続いて残りの列の信号電荷を水平CCDレジスタ7に転送することにより、図17Cに示すような、1列目と3列目が加算され、1行目~3行目の画素に対応するブロックの4隅の画素の信号電荷を加算した信号 $G11+G13+G31+G33$ 、 $R14+R16+R34+R36$ が得られる。

【0136】即ち、これらの1行目~3行目の画素に対応するブロックの信号電荷が垂直方向に加算された信号電荷を水平CCDレジスタ7に転送し、かつ各ブロックの1列目の信号と3列目の信号を加算することができる。

【0137】以上の操作を4行目~6行目の画素に対応するブロックの加算された信号電荷 $B41+B61$ 、 $G42+G62$ 、 $B43+B63$ 、 $G44+G64$ 、 $B45+B65$ 、 $G46+G66$ に対しても行う。これらの加算された信号電荷を垂直CCDレジスタ4からコントロールレジスタ部6に転送し、コントロールレジスタ部6内での転送を行って、その後、図17Dに示すように、各ブロックの3列の内の2列、例えば2列目と3列目の信号電荷を水平CCDレジスタ7に転送する。

【0138】そして、水平CCDレジスタ7を駆動して2列分転送した後、待機状態にあった各ブロックの残りの1列例えば1列目の信号電荷を水平CCDレジスタ7に転送することにより、図18Eに示すように、4行目~6行目の画素に対応するブロックの4隅の画素の信号



型、フレームインターラントランスファ型の他、受光機能を有する垂直レジスタを画素とするフレームトランスファ型の固体撮像装置にも適用できる。

【0157】尚、本発明は、単色や白黒用の固体撮像装置にも適用できる。単色や白黒用の固体撮像装置においても、データ数が低減され高速動作が可能になると共に、信号電荷の加算によってモワレを低減することができる。

【0158】上述の構成の固体撮像装置及びその駆動方法を用いた本発明に係るカメラの概略構成図を図20に示す。

【0159】図20において、被写体からの入射光はレンズ21を含む光学系によって固体撮像素子22の撮像面上に結像される。固体撮像素子22としては、図1に示した構成のカラーCCD固体撮像装置1に用いられる固体撮像素子と同様の構成の固体撮像素子が用いられる。この固体撮像素子22は、駆動系23によって前述した駆動方法を基に駆動される。そして、固体撮像素子22の出力信号は、信号処理系24で種々の信号処理が施されて映像信号となる。

【0160】上述の構成のカメラにおいては、固体撮像素子22から適度にコントロールされたダイナミックレンジを有する信号が直接出力される。この出力信号を従来と同じ構成の信号処理系24に入力することで、従来システムとの整合性も高いカメラを実現することができる。

【0161】そして、水平方向3画素からなるブロックの中央の1画素の信号電荷と、隣接するブロックの中央の1画素の信号電荷とを加算して得た混合電荷を固体撮像素子の外部で取り除き、各ブロックの中央を除く2画素の信号電荷を加算して得た混合電荷を有効な信号出力として用いる高速動作のモード、或いは水平方向3画素及び垂直方向3画素の合計9画素からなるブロックの中央列の中央行を除いた2画素の信号電荷と隣接するブロックの中央列の中央行を除いた2画素の信号電荷の計4画素の信号電荷を固体撮像素子内で加算して得た混合信号を固体撮像素子の外部で取り除き、各ブロックの4隅の4画素の信号電荷を固体撮像素子内で加算した混合電荷を有効な信号出力として用いる高速動作のモードを設定する。

【0162】この高速動作のモードと、通常の撮像モードとの切り替えモードを有してカメラを構成すれば、電子ファインダでの観測時には高速動作のモードで受光量の変化に高速に対応して高い動解像度の画像を得ることができ、一方撮影時には通常の撮像モードで静止画の解像度を高くすることができる。

【0163】本発明の固体撮像装置及びその駆動方法、並びにカメラは、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【0164】

【発明の効果】上述の本発明の固体撮像装置の駆動方法によれば、3以上の奇数画素から構成された1ブロックの所定の画素の信号電荷を間引いて転送レジスタに転送し、1ブロックの中心の画素に画素重心（画素中心）が一致するように加算することにより、対称性を損なわずにデータ数を削減することができる。また、加算を行うことにより、感度が向上すると共に、ローパスフィルタがかかり、モワレの発生を抑制することができる。

【0165】上述の本発明による固体撮像装置の駆動方法によれば、水平方向3画素又は水平方向3画素垂直方向3画素の合計9画素から1ブロックを構成し、2ブロックの画素から3つの加算された信号電荷が得られるので、データ数が低減される。また、データ数が低減されると共に水平レジスタが信号電荷でパケットに空きがなくな埋められるので、高速動作が可能になる。

【0166】また、上述の本発明の固体撮像素子によれば、垂直レジスタの水平レジスタ側の一部に設けられた3つの転送電極が、それぞれ相異なる3層のゲート電極層の内の1層から形成されていることにより、水平レジスタ側の転送電極及び、その反対側の転送電極を3層のゲート電極層の内の2層から構成することができ、垂直レジスタ及び水平レジスタを含めて使用するゲート電極層が3層ですむ。また、3つの転送電極が垂直レジスタの3列周期で配置されたことにより、3列をブロックとした信号電荷の転送の制御を行うことができ、このブロック単位における水平方向の信号電荷の加算動作を行うことが可能になる。

【0167】上述の本発明のカメラによれば、水平方向3画素又は水平方向3画素垂直方向3画素の合計9画素から構成された1ブロックの画素から有効な信号出力が1つ得られるのでデータを1/3又は1/9にすることができ、これにより通常の動作より高速に動作が行われるので、例えばこのモードを用いてファインダによる観測や撮影範囲のモニタ等を行うことができる。

【図面の簡単な説明】

【図1】本発明に係るカラーCCD固体撮像装置の概略構成図（平面図）である。

【図2】図1のカラーCCD固体撮像装置に用いる色フィルタの配置構成を示す平面図である。

【図3】図1のカラーCCD固体撮像装置において、水平方向3画素を各ブロックに分けた状態を示す図である。

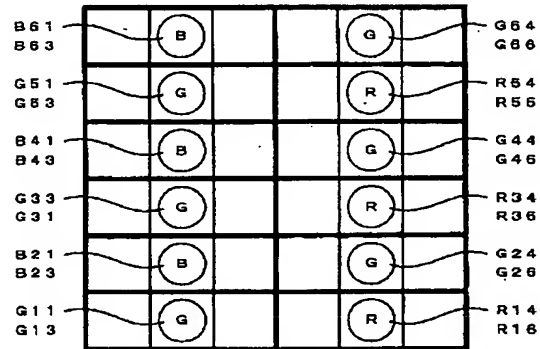
【図4】水平方向の加算動作における加算された信号の重心位置を示す図である。

【図5】水平方向の加算を行うための垂直CCDレジスタとコントロールレジスタの電極構成を示す平面図である。

【図6】図5の電極配置を簡略化した平面図である。

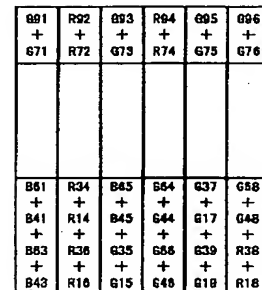
【図7】水平方向の加算を行う際の各転送電極の駆動パ

【図 4】

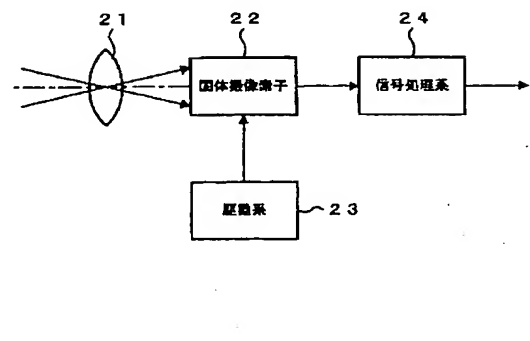


E

### 垂直CCDレジスタ

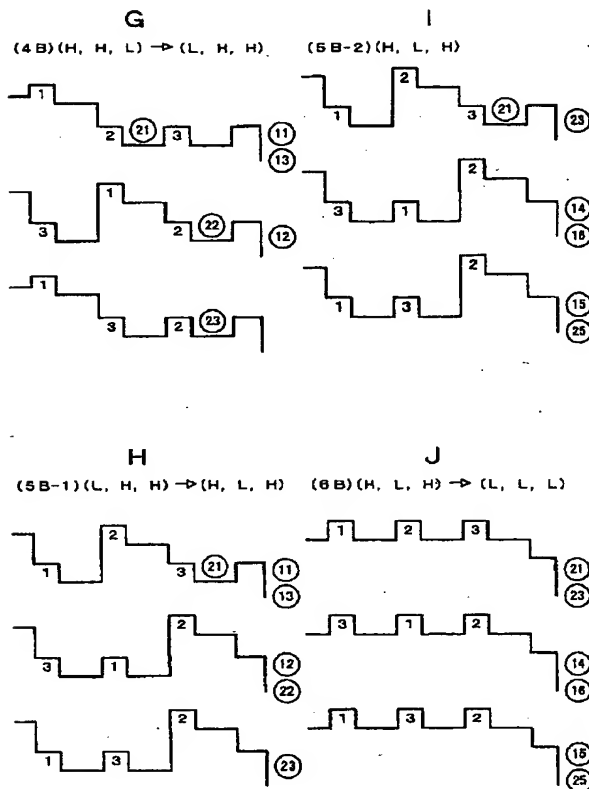


【図20】

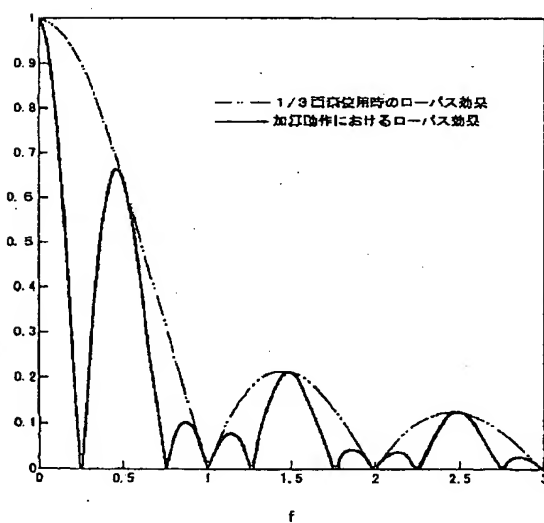




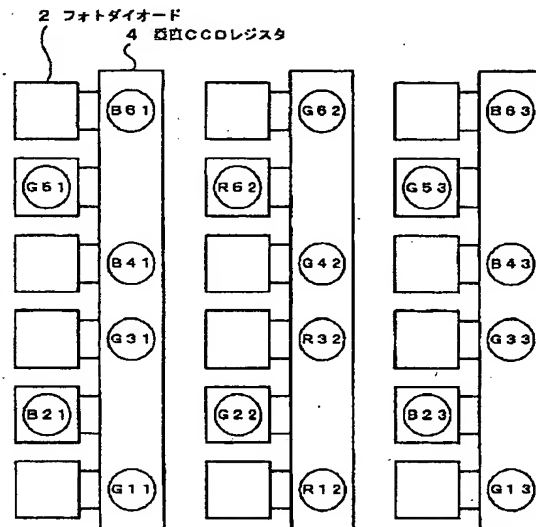
【図 10】



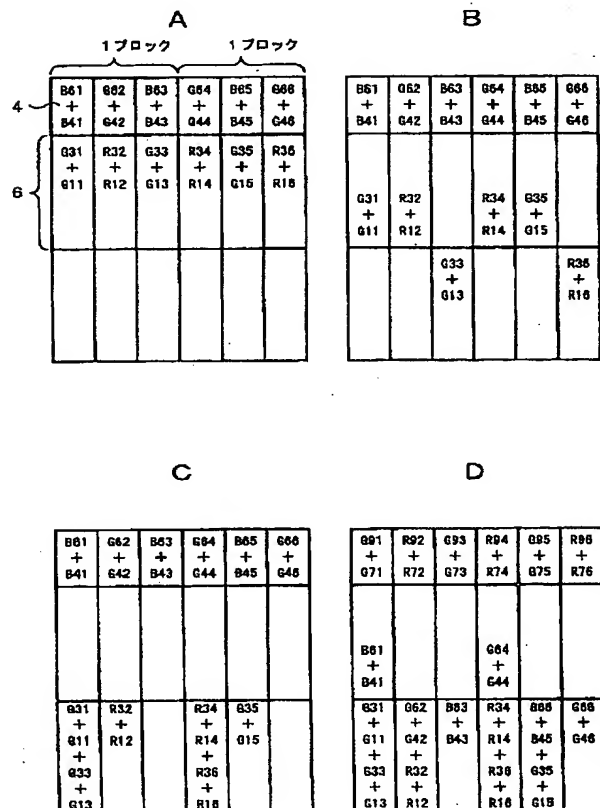
【図 19】



【図 16】



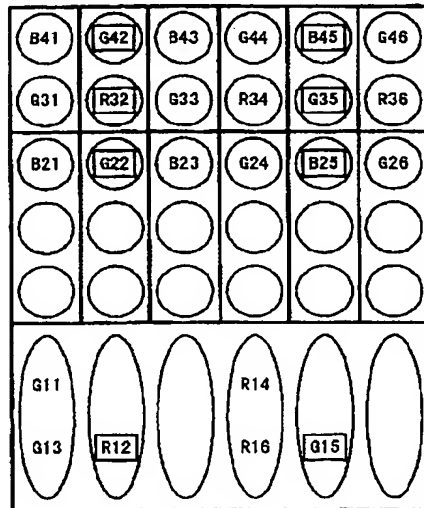
【図 17】



【図 12】

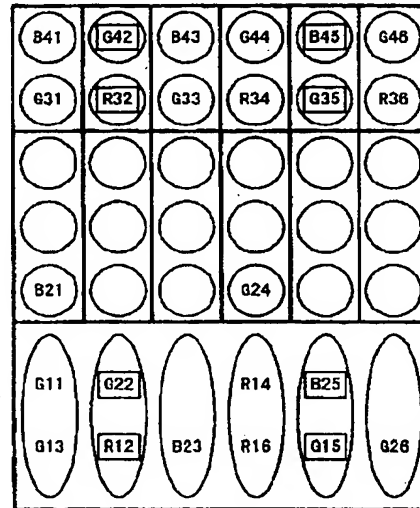
E

T 5 (1)



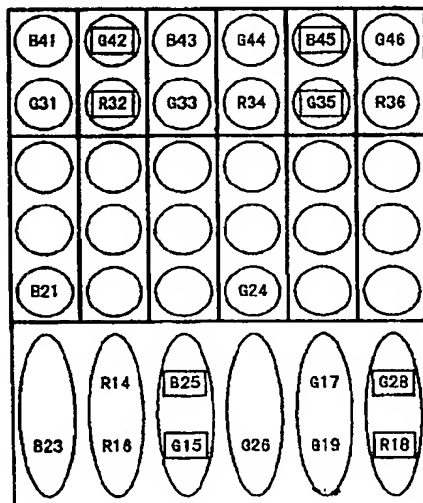
F

T 6 (5B-1)



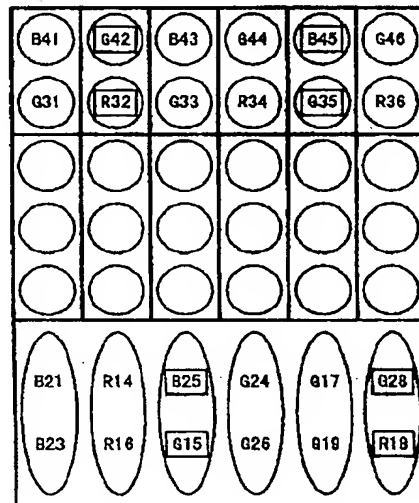
G

T 7 (5B-2)



H

T 8 (6B)



【図 2 3】

B41 B43 B21 B23	G42 G44 G22 G24	B45 B47 B25 B27	G46 G48 G26 G28				
(B)	(G)	(B)	(G)				
(G)	(R)	(G)	(R)				
G31 G33 G11 G13	R32 R34 R12 R14	G35 G37 G15 G17	R36 R38 R16 R18				



【課題を解決するための手段】本発明の固体撮像装置の駆動方法は、3以上の奇数画素を1フロックとして、所定の画素の信号電荷を間引いて転送し、1フロックの中心の画素に画素重心（画素中心）が一致するように転送し、各フロックの中央を除く2画素の信号電荷を加算して混合電荷を加算して転送し、各フロックの中央を除く2画素の信号電荷を加算して得た混合電荷を有効な信号出力として用いるモードと、通常の撮像モードとの切り替えモードを有して構成されたものである。

【0021】上述の本発明の固体撮像装置の駆動方法によれば、3以上の奇数画素から構成された1フロックの所定の画素の信号電荷を間引いて転送し、1フロックの中心の画素に画素重心（画素中心）が一致するように加算することにより、対称性を損なわずにデータ数を削減することができる。

【0022】本発明の固体撮像装置の駆動方法は、2次元配列の画素から成る固体撮像素子が構成された固体撮像装置の水平方向3画素を1フロックとし、各フロックの中央を除く2画素の信号電荷を加算し、またフロックの中央の1画素の信号電荷を、隣接するフロックの中央の1画素の信号電荷と加算するものである。

【0023】上述の本発明の固体撮像装置の駆動方法によれば、2フロックの6画素の信号電荷が3つの加算された信号電荷となるので、水平方向のデータ数が1/2に低減される。

【0024】本発明の固体撮像素子は、垂直シスタ及び水平シスタを有する2次元配列の固体撮像素子の垂直シスタの水平シスタ側の一部に、この垂直シスタの1列当たりに3つの転送電極が設けられ、これら3つの転送電極が、それぞれ相異なる3層のゲート電極層の内1層のゲート電極層から形成され、かつ垂直シスタの3列周期で配置されたものである。

【0025】上述の本発明の固体撮像素子によれば、垂直シスタの水平シスタ側の一部に設けられた3つの転送電極が、それぞれ相異なる3層のゲート電極層の内1層から形成されていることにより、3つの転送電極の水平シスタ側の転送電極及び、その反対側の転送電極を3層の内2層から構成することができ、かつ垂直シスタ及び水平シスタを含めて使用するゲート電極層が3層である。また、これら3つの転送電極が垂直シスタの3列周期で配置されたことにより、3列をフロックとした信号電荷の転送の制御を行うことができる。

【0026】本発明のカメラは、2次元配列の画素から成る固体撮像素子が構成された固体撮像装置の水平方向3画素を1フロックとし、フロックの中央の1画素の信号電荷と、隣接するフロックの中央の1画素の信号電荷とを加算して得た混合電荷を固体撮像素子の外部で取り除き、各フロックの中央を除く2画素の信号電荷を加算して得た混合電荷を有効な信号出力として用いるモードと、通常の撮像モードとの切り替えモードを有して構成されたものである。

【0027】上述の本発明のカメラによれば、中央の1画素の信号電荷と、隣接するフロックの中央の1画素の信号電荷とを加算して混合電荷を転送する固体撮像装置の駆動方法

【課題を解決するための手段】本発明の固体撮像装置の駆動方法は、3以上の奇数画素を1フロックとして、所定の画素の信号電荷を間引いて転送し、1フロックの中心の画素に画素重心（画素中心）が一致するように転送し、各フロックの中央を除く2画素の信号電荷を加算して得た混合電荷を有効な信号出力として用いるモードと、通常の撮像モードとの切り替えモードを有して構成されたものである。

【0031】上述の本発明のカメラによれば、中央列の中央列を除いた2画素の信号電荷と、隣接するフロックの中央列の中央列を除いた2画素の信号電荷とを加算して得た混合電荷を固体撮像素子の外部で取り除き、各フロックの4隅の4画素の信号電荷を加算して得た混合電荷を有効な信号出力として用いるモードを有することにより、このモードでは1フロックの9画素から有効な信号出力が1つ得られるため、データを1/9にすることができ、これにより通常の動作より高速に動作が行われるので、例えばこのモードを用いてフレイムによる観測や撮影範囲のモニタ等を行うことができる。

【0032】【発明の実施の形態】本発明は、3以上の奇数画素を1フロックとして、所定の画素の信号電荷を間引いて転送し、1フロックの中心の画素に画素重心（画素中心）が一致するように転送し、各フロックの中央を除く2画素の信号電荷を加算して混合電荷を転送する固体撮像装置の駆動方法

た状態を示す。尚、図3において、○印で囲まれた画素のフオトダイオードの電荷は加算されかつ信号として使用される電荷を表し、斜線を付した画素のフオトダイオードの電荷は、加算されるが信号として使用されない電荷を表している。

【0047】まず、各フロックの中央を除く2画素の信号電荷を撮像素子内で加算し、中央の1画素の信号電荷は隣接するフロックの中央の1画素の信号電荷と加算する。

【0048】このようにすると、図3中1行目の画素に対応する信号電荷G11、R12、G13、R14、G15、R16を、G11+G13、R14+R16、R12+G15の組み合わせの信号にして水平CCDレジスタ7へ格納することができる。

【0049】続いて、図3中の2行目の色フイルタ配列に対応する信号B21、G22、B23、G24、B25、G26を加算し、B21+B23、G24+G26、G22+B25の組み合わせの信号とすること

とができる。

【0050】そして、このとき、1行目の画素に対応する信号電荷を水平レジスタ7に格納した後に、水平CCDレジスタ7の空のパケットに、2行目の画素に対応する信号電荷を格納することができる。

【0051】従って、1行目と2行目の2行分の信号は、水平CCDレジスタ7を1水平走査分駆動することにより全て水平CCDレジスタ7から出力することができ

【0052】そして、水平CCDレジスタ7から出力する2行分の信号G11+G13、R14+R16、R12+G15、B21+B23、G24+G26、G22+B25の6つの信号の内、色が混ざった信号R12+G22及びG15+B25を使用せず、残りの4つの信号G11+G13、R14+R16、B21+B23、G24+G26を信号処理部で使用することによ

り、異なった色の混合を生じないでサンプル数を低減することができる。

【0053】また、このとき、図4に示すように、○印に示す加算された信号の重心位置は、水平方向3画素周期に位置している。○印の外に示した記号は加算された成分の図22における座標位置を示している。これは、図示していない7列目以降に対応するフロックにおいて

も、同様に水平方向3画素周期になる。

【0054】従って、上述の信号処理により、水平方向のサンプル点の空間的距離を均一にすることができ

【0055】また、この場合、サンプル数は1フロックの3画素に対して1サンプルと、画素数の1/3となり、水平CCDレジスタの駆動周波数を一定とすると、通常動作に比べ、2倍のフレームレートとなる。

【0056】さらに、図4の3色R、G、Bの位置は、

1行目がG、R、G、...、2行目がB、G、B、...

・と図2に示した色フイルタの色配列と略同一の位置関係を有している。

【0057】上述の動作を行うことによって、サンプル数の低減することができる。また水平方向のサンプル点の空間的距離が均一で、かつ上述のように色フイルタの色配列と略同一の位置関係を有するため、信号処理のアルゴリズムを従来の加算しない動作の場合と同一のアルゴリズムを用いることができ、色の混合を生じないで信号処理を簡略化することができる。

【0058】尚、上述の動作の説明においては、図2に示した2×2周期の繰り返し戻しのペイア配列の色フイルタにより説明したが、水平方向に2画素周期の繰り返し戻しの色フイルタの全てに適用することができる。

【0059】次に、上述の水平方向の加算方法を実現する具体的な構成及び動作について説明する。

【0060】図5は、図1に示したカラーCCD固体撮像装置1の全体図の内、コントロールレジスタ部6及び垂直CCDレジスタ4の一部の転送電極を構成するゲー

ト電極の具体的配置について示したものである。図6は図5を簡略化し、各転送電極を構成するゲー

ト電極の接続関係を示したものである。

【0061】垂直CCDレジスタ4の水平CCDレジスタ7側の一部であるコントロールレジスタ部6に、垂直CCDレジスタ4の1列当たり3つの転送電極CR

1、CR2、CR3が設けられている。そして、これら3つの転送電極CR1、CR2、CR3が、それぞれ異なる3層のゲー

ト電極層から形成されている。3つの転送電極CR1、CR2、CR3は、垂直CCDレジスタ4の前述の1フロックに対応する3列周期で配置されている。

【0062】また、図6に示すように、3つの転送電極の内、水平CCDレジスタ7に隣接した転送電極は、相異なる3層の内の2層のゲー

ト電極層から形成されている。3つの転送電極CR1、CR2、CR3は、それぞれ異なる3層のゲー

号電荷を1列目まで転送する。  
【0078】即ち、この時刻(5A)の状態では、第3列目の信号電荷のみが水平C C D レジスタ7へ転送され、第1列目と第2列目の信号電荷はコントロールレジスタ6に残り、かつ記号2及び記号3で示したゲート(C R 2, C R 3)を低レベルにすれば、第1列目と第2列目の信号電荷も水平C C D レジスタ7へ転送される。  
【0079】そして、時刻(6A)では、全ての転送電極のポテンシャルを低レベルにして(L, H, H)から(L, L, L)に遷移させることにより、図9Fに示すように、1列目の信号電荷及び2列目の信号電荷を水平C C D レジスタ7へ転送する。このとき、1列目の信号電荷が加算される。  
【0080】図7に示すように、時刻(3)の状態の第1の動作状態の(4A)、(5A)、(6A)の状態を経て、垂直C C D レジスタ4における垂直転送が行われた後、再び時刻(1)～(3)の状態を繰り返し、2列目の信号電荷をコントロールレジスタ6へ転送する。  
【0081】そして、この2度目の時刻(1)～(3)の状態の後に第2の動作状態に入る。第2の動作状態は、時刻(3)の状態から(4B)、(5B-1)、(5B-2)の状態を経て(6B)の状態に至る動作である(図10G～図10J参照)。  
【0082】時刻(4B)では、φC R 3を高レベルHに戻しφC R 1を低レベルLにして(H, H, L)から(L, H, H)に遷移させることにより、図10Gに示すように、2列目の信号電荷がコントロールレジスタ6の2番目の行へ転送される。  
【0083】次に時刻(5B)では、まず(5B-1)として、φC R 1を高レベルHに戻しφC R 2を低レベルLにして(L, H, H)から(H, L, H)に遷移させる。これにより、図10Hに示すように、2列目の信号電荷及び3列目の信号電荷を水平C C D レジスタ7へ転送させる。このとき、既に水平C C D レジスタ7へ転送されている1行目2列目の信号電荷に2行目2列目の信号電荷が加算される。続いて、(5B-2)として、水平C C D レジスタ7の駆動パルスが2回印加して(図7参照)、図10Iに示すように、3列目の信号電荷を1列目まで転送する。  
【0084】即ち、この時刻(5B-2)の状態では、第2列目及び第3列目の信号電荷が水平C C D レジスタ7へ転送され、第1列目の信号電荷のみがコントロールレジスタ6に残り、かつ記号3で示したゲート(C R 3)を低レベルにすれば、第1列目の信号電荷も水平C C D レジスタ7へ転送される。  
【0085】そして、時刻(6B)では、全ての転送電極のポテンシャルを低レベルにして(H, L, H)から(L, L, L)に遷移させることにより、図10Jに

示すように、1列目の信号電荷を水平C C D レジスタ7へ転送する。このとき、1列目の信号電荷と3列目の信号電荷が加算される。  
【0086】即ち、第1の動作状態は、3列のうちの1列例えば3列目の信号電荷を水平C C D レジスタ7へ転送し、この信号電荷を2列分水平転送させた後に、残りの2列例えば2列目の信号電荷を水平C C D レジスタ7へ転送し、この信号電荷を2列分水平転送させた後に、残りの1列例えば1列目の信号電荷を水平C C D レジスタ7へ転送し、この信号電荷を2列分水平転送させた後に、残りの1列例えば1列目の信号電荷を水平C C D レジスタ7へ転送する動作である。また、第2の動作状態は、3列のうちの2列例えば2列目及び3列目の信号電荷を水平C C D レジスタ7へ転送し、この信号電荷を2列分水平転送させた後に、残りの1列例えば1列目の信号電荷を水平C C D レジスタ7へ転送する動作である。以上がコントロールレジスタ6の基本動作である。  
【0087】上述の基本動作を基に、水平方向の電荷の加算動作について図11～図12を参照して説明する。図中、電荷パケットを楕円で示し、記号R, G, Bは、それぞれ赤、緑、青の色フイルタに対応する画素のフイルタイオードから転送されてきた電荷であることを示す。R, G, Bの添字例えばR×yのxは画素の列を、yは画素の行を示す。ただし、yについては、垂直方向の加算が行われた場合には、y=1が画素の1行目と2行目の合成結果を示す。また、撮像装置から出力しても使用しない信号電荷は長方形で囲んでいる。  
【0088】図11Aは、垂直C C D レジスタ4から、コントロールレジスタ6に信号電荷転送された直後の状態T1を示し、図7及び図8Aに示す時刻(1)に対応する。この状態T1から、図9Dに示す時刻(4A)の状態にできることは前述の通りである。  
【0089】この時刻(4A)の状態に対応するのが図11Bに示す状態T2である。この状態T2では、1つのフロッグ内の第3列目の電荷のみが水平C C D レジスタ7へ転送され、第1列目及び第2列目の信号電荷はコントロールレジスタ6内にとどまっている。  
【0090】図11Bの状態T2から水平C C D レジスタ7を2回転送した状態T3を図11Cに示す。この図11Cの状態T3は、図9Eに示す時刻(5A)の状態に対応する。第2列目の信号電荷がコントロールレジスタ6の最終行に転送され、第1列目及び第2列目の信号電荷が水平C C D レジスタ7へ転送された状態となり、また水平C C D レジスタ7へ転送された3列目の信号電荷が1列目に転送される。4列目～6列目についても同様である。  
【0091】図11Cの状態から、コントロールレジスタ6内に待機した第1列目の信号電荷及び第2列目の信号電荷を水平C C D レジスタ7へ転送した状態T4を、図11Dに示す。この図11Dの状態T4は、図9Fに示した時刻(6A)の状態に対応する。この図11Dの状態T4では、フロッグ内の第1列目の電荷G1, R14, . . . 及び第3列目の電荷G13, R1



目以降に対応するフロックにおいても、同様に水平方向

及び垂直方向に共に3画素周期になる。

【0113】従って、上述の信号処理により、水平方向及び垂直方向のサンプリング点の空間的距離を均一にすることができ。

【0114】また、この場合、垂直方向の信号電荷のサンプリング数は、1フロックの垂直方向の3画素に対して1

サンプリングと、垂直方向の画素数の1/3となる。

【0115】さらに、図14の3色R、G、Bの位置

は、2行目がG、R、G、...5行目がB、G、B、...と図2に示した色フィルタの色配列と略同一の位置関係を有している。

【0116】上述の動作を行うことによって、サンプリング数を低減することができ、また水平方向及び垂直方向のサンプリング点の空間的距離が均一で、かつ上述のように色フィルタの色配列と略同一の位置関係を有するた

め、信号処理のアルゴリズムを従来の加算しない動作の場合と同一のアルゴリズムを用いることができ、色の混合を生じないで信号処理を簡略化することができる。

【0117】尚、上述の動作の説明においては、図2に示した2×2周期の繰り返し戻しのペイヤー配列の色フィルタにより説明したが、水平方向垂直方向に2画素周期の繰り返し戻しの色フィルタの全てに適用することができる。

【0118】次に、上述の水平垂直方向の加算方法を実現する具体的な構成及び動作について説明する。

【0119】2V、垂直方向の加算動作

まず、水平垂直方向の加算の内、垂直方向の加算動作について説明する。

【0120】図15は、図1に示したカラーCCD固体撮像装置1の全体図の内、垂直CCDレジスタ4の転送電極を構成するゲート電極の具体的配置について示したものである。

【0121】図15の構成において、各画素は、フォトダイオード2と垂直CCDレジスタ4、及びフォトダイオード2と垂直CCDレジスタ4との間の転送を制御する

ゲート電極を構成するチャネルストロップ（図示せず）及び各画素を分離するチャネルストロップ（図示せず）からなる。

【0122】そして、垂直CCDレジスタ4は、転送電極V1、V2、V3a、V3bを有して成る3相CCDレジスタで構成され、垂直CCDレジスタ4の駆動は、

各転送電極V1、V2、V3a、V3bに、それぞれφV1、φV2、φV3a、φV3bの4端子からパルス

を印加して行う。尚、後述する垂直CCDレジスタ4の通常の転送動作においてはφV3aとφV3bは同一パルスであり。

【0123】φV3aとφV3bが印加されるゲート電極V3a、V3bは、ここでは垂直CCDレジスタ4の垂直転送電極の他に、上述のフ列ムトランスファゲート

ト即ちいわゆる読み出しゲート電極も兼ねている。

レジスタ4へ転送される。

【0106】次に、垂直CCDレジスタ4に転送した各

フロックの6画素の信号電荷の内、中央列の2画素を除く4画素、即ち各フロックの4隅の画素の信号電荷を撮像素子内で加算し、フロックの中央列の2画素の信号電荷は隣接するフロック、本実施の形態では垂直方向に隣接するフロックの中央列の2画素の電荷の計4画素と固

体撮像素子内で加算する。

【0107】このようにすると、図13中1列目～3列目の画素に対応するフロックでは、信号電荷G11、R12、G13、G31、R32、G33、B41、B43及びB61、G62、B63を、G11+G13+G31+G33、B41+B43+B61+B63、R12+R32+G42+G62の組み合わせの信号にして水平CCDレジスタ7へ格納することができる。

【0108】また、同様に図13中の4列目～6列目の画素に対応するフロックにおいて、信号電荷R14、G15、R16、R34、G35、R36、G44、B45、G46及びG64、B65、G66を加算し、R14+R16+R34+R36、G44+G46+G64+G66、G15+G35+B45+B65の6つの信号の内、色が混ざった信号R12+R32+G42+G62及びG15+G35+B45+B65を使用せず、残りの4つの信号G11+G13+G31+G33、R14+R16+B61+B63、G44+G46+G64+G66を信号処理部で使用する

ことにより、異なった色同士の混合を生じないでサンプリング数を低減することができる。

【0112】また、図14に示すように、図1に示す加算された信号の重心位置は、水平方向及び垂直方向に共に3画素周期に位置している。○印の外に示した記号は加算された成分の図2における座標位置を示している。これは、図示していない7行目以降や7列

画面中隔の2画面を読み出しに加算する加算動作による場合であり、鎖線は3画面中1画面を読み出して信号出力とする場合を示す。図19のx軸は、画面周期を1としたときの周波数を示す。即ち、通常の動作では、サンプリング周波数=1とし、3画面で1サンプルとする加算動作のときのサンプリング周波数=1/3とする。また、y軸は、正規化したレスポンスの値を相対値で示す。尚、図19では画面の開口率を100%と仮定して計算を行っている。

【0147】鎖線で示す3画面の内1画面のみ使用する、即ち間引きのみを行う場合には、実質的な開口は通常の1画面1サンプルの場合と同じであり、次の数1で表される。

【0148】

$$\text{【数1】 } y(f) = |\sin c(f)|$$

【0149】一方、3画面中の隔の画面を加算して1つの信号電荷(混合電荷)を得る場合には、加算の効果により楕円形サンプルタカがかり、実質的な開口は、次の数2

【0150】

【数2】

$$y(f) = |\sin c(f) \cos(2\pi f)|$$

【0151】図19から、加算を行うことにより、ローパスフィルタ効果が効いて、帯域が制限されていることがわかる。

【0152】また、サンプリング周波数 $f=1/3$ でサンプリングした場合、図19の $f=1/3$ のレスポンスが1次からの折り返しとして、信号のDC成分に加わる。従って、図19で $y(1/3)$ を見ると、加算を行うことにより、1次のDC成分への折り返しが、間引いただけの鎖線の場合の約0.8から、実線の場合の約0.4へと半減することがわかる。

【0153】即ち、加算によって折り返しのレスポンスが小さくなり、これによりモワリも低減される。

【0154】尚、上述の各実施の形態では、1プロックを3画面周期又は $3 \times 3$ 画面周期としたが、一般的には3以上の奇数画面周期とすれば、同様のことができる。そして、特に画面重心(画面中心)が1プロックの中心の画面に一致するように、転送レジスタ内で信号電荷を加算して混合電荷を得るように駆動を行うことにより、データ数の低減による高速動作を行うことができ、かつサンプル点の空間的距離関係を均一にすることができる。

【0155】水平方向又は垂直方向に5画面以上の奇数画面周期のプロックとする場合には、隔の画面以外にも隔の画面と同一色のサンプルタカを有する画面がある。これに対しては有利である。ただし、電極構造や駆動方法が複雑化する場合もある。

【0156】本発明は、インターライントランスフ

電荷を加算した信号B41+B43+B61+B63、

G44+G46+G64+G66、及び図13で斜線で示したプロックの中央列の2画面の信号電荷と隣接するプロックの中央列の2画面の信号電荷の計4画面の信号電荷を加算した信号電荷R12+R32+G42+G62、

2、G15+G35+B45+B65が得られる。また、水平CCDLレジスタ7のバケットが全て信号電荷で埋められる。

【0139】そしてこのとき、G11+G13+G31+G33、R14+R16+R34+R36、B41+B43+B61+B63、G44+G46+G64+G66、...は、図14に示したように、それぞれのプロックの中央に信号の重心を有し、重心点の距離関係は元の色サンプルタカの距離関係と相似となる。

【0140】撮像素子から出力される残りの信号、例えばR12+R32+G42+G62等の、図13で斜線で示したプロックの中央列の2画面の信号電荷と隣接するプロックの中央列の2画面の信号電荷の計4画面の信号電荷を加算した信号電荷に関しては、その後信号処理によって取り除く。

【0141】従って、サンプル数は9画面に対して1サンプルが得られるので画面数の1/9となり、水平CCDLレジスタの駆動周波数を一定とすると、通常動作に比べ6倍のフレームレートとなる。

【0142】上述の実施の形態では、垂直CCDLレジスタ4を3相駆動の垂直CCDLレジスタ4として説明しているが、別の方式例えば2相や4相でも構わない。

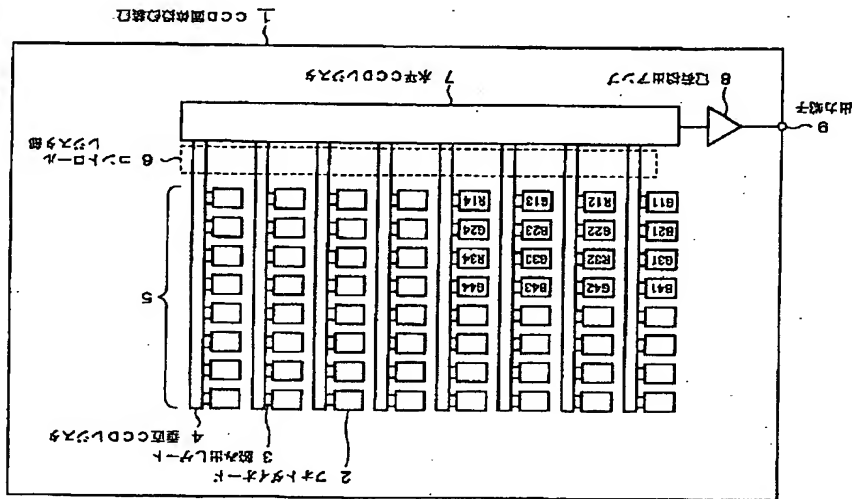
【0143】上述の実施の形態によれば、水平方向及び垂直方向に2画面周期であり、 $3 \times 3$ 画面周期の9画面のプロックに分割して処理するため、各プロックの隔の画面は常に同一色であるので、混合しても異なった色の混合が発生せず、プロック内の水平垂直方向に3画面離れた信号電荷同士を加算混合することによりサンプル数を1/9に削減することができる。

【0144】そして、プロックの中央の不要な画面信号は、垂直方向に隣接するプロックの中央の画面信号と混合して、CCDから出力することにより、不要な信号の使用バケット数を削減でき、かつCCD固体撮像素子の構造の複雑化を回避できる。このため、水平垂直方向(水平方向)のサンプル点の間隔を均一にできるため、使用する色サンプルタカとの相似はサンプル点と色配列が得られ、信号処理アルゴリズムの複雑化を回避できる。またサンプル点間隔が均一なため、モワリや解像度の点でも有利になる。

【0145】また、加算を行うため感度が向上する。さらに、一部の画面の信号電荷を使用しているため、空間的にローパスフィルタがかかり、モワリを低減することができる。

【0146】図19に加算することによるローパスフィルタ効果を示す。実線は上述の実施の形態で行った、3

- 【図 18】 E 水平垂直方向の加算動作における信号電荷の転送状態を示す図である。
- 【図 19】 加算を行うことによるローパス効果を比較説明する図である。
- 【図 20】 本発明のカメラの一実施の形態の概略構成図（回路ブロック図）である。
- 【図 21】 垂直方向に 2 画素離れた信号電荷を垂直転送レジスタ内で加算した信号を得る固体撮像装置における信号転送の概念図である。
- 【図 22】 色フィルタの色配列を示す図である。
- 【図 23】 水平垂直方向に 2 画素離れた信号電荷を垂直転送レジスタ内で加算した信号を得る固体撮像装置における信号転送の概念図である。
- 【符号の説明】
- 1 カラー CCD 固体撮像装置、2 フォトダイオード、3 読み出しゲート、4 垂直 CCD レジスタ、5 画像領域、6 コントロールレジスタ部、7 水平 CCD レジスタ、8 電荷検出アンプ、9 出力端子、2 駆動系、2 4 1 レンズ、2 2 固体撮像素子、2 3 駆動系、2 4 信号処理系、V1、V2、V3a、V3b 垂直転送電極、CR1、CR2、CR3 コントロールレジスタの転送電極
- 【図 17】 A～D 水平垂直方向の加算動作における信号電荷の転送状態を示す図である。
- 【図 16】 垂直方向の加算を行う場合において、フォトダイオードから信号電荷を垂直 CCD レジスタに読み出した状態を示す図である。
- 【図 15】 垂直方向の加算を行うための垂直 CCD レジスタの転送電極の構成を示す平面図である。
- 【図 14】 水平垂直方向の加算動作における加算された信号の重心位置を示す図である。
- 【図 13】 図 1 のカラー CCD 固体撮像装置において、水平方向 3 画素垂直 3 画素の合計 9 画素の各ブロックに分けた状態を示す図である。
- 【図 12】 E～H 水平方向の加算動作における信号電荷の転送状態を示す図である。
- 【図 11】 A～D 水平方向の加算動作における信号電荷の転送制御を示すポテンシャル図である。
- 【図 10】 G～J コントロールレジスタにおける電荷の転送制御を示すポテンシャル図である。
- 【図 9】 D～F コントロールレジスタにおける電荷の転送制御を示すポテンシャル図である。
- 【図 8】 A～C コントロールレジスタにおける電荷の転送制御を示すポテンシャル図である。
- 【図 7】 タイミングチャートである。



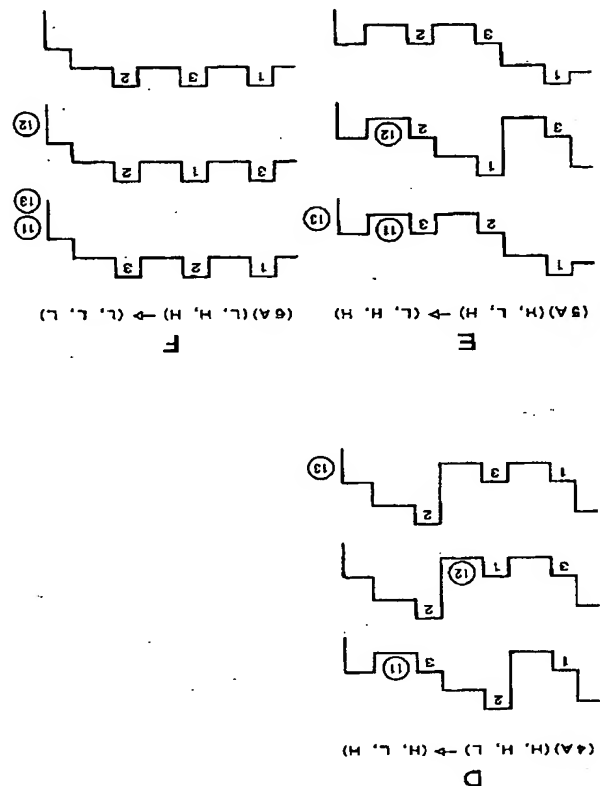
【図 1】

B	G	B	G	B	G
G	R	G	B	G	R
B	G	B	G	B	G
G	R	G	R	G	R
B	G	B	G	B	G
G	R	G	R	G	R

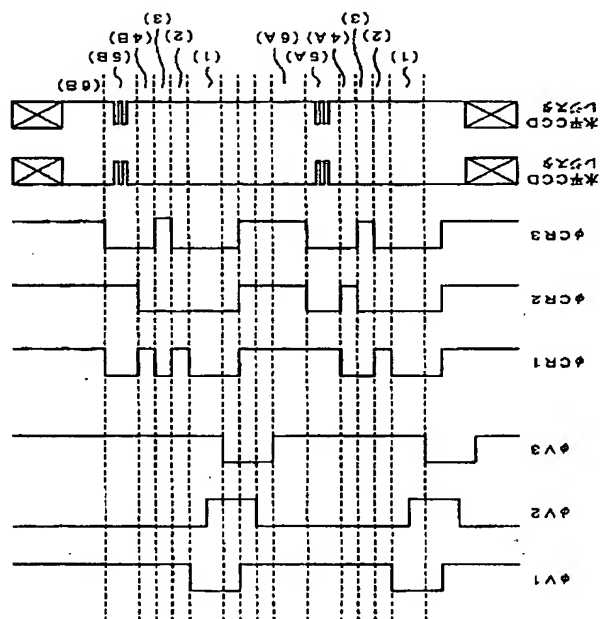
【図 2】

G11	R12	G13	R14	G15	R16
B21	G22	B23	G24	B25	G26
G31	R32	G33	R34	G35	R36
G41	G42	B43	G44	B45	G46
G51	R52	G53	R54	G55	R56
G61	G62	B63	G64	B65	G66

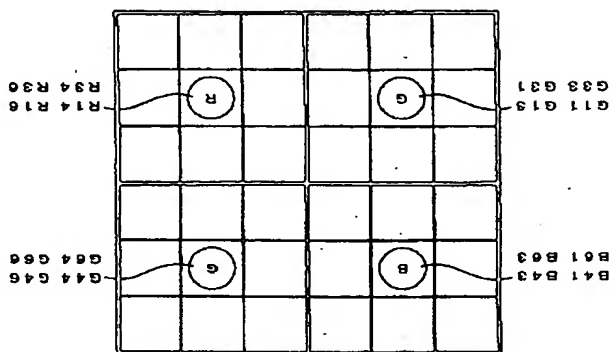
【図 3】



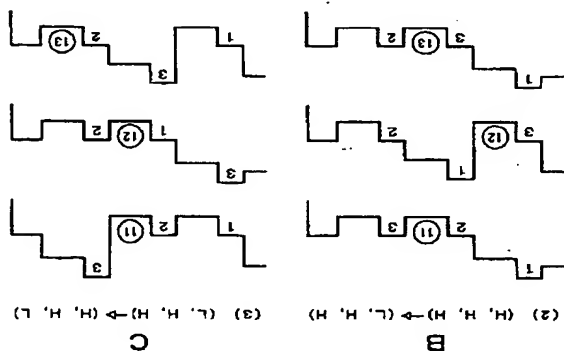
【図9】



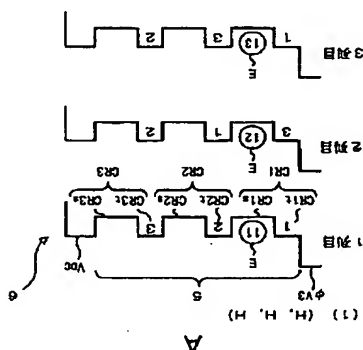
【図7】



【図14】



【図8】



【図 11】

